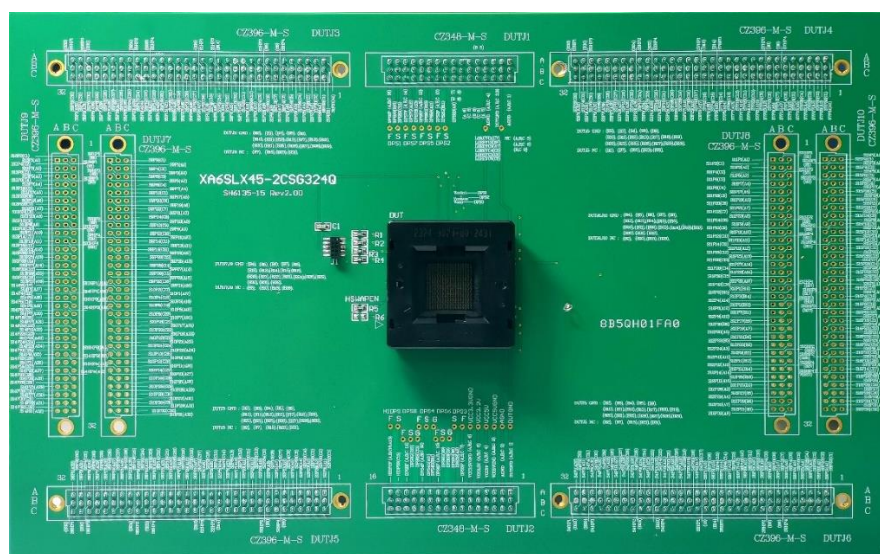


利用 STS6100 实现对 FPGA（现场可编程门阵列）的测试- XA6SLX45

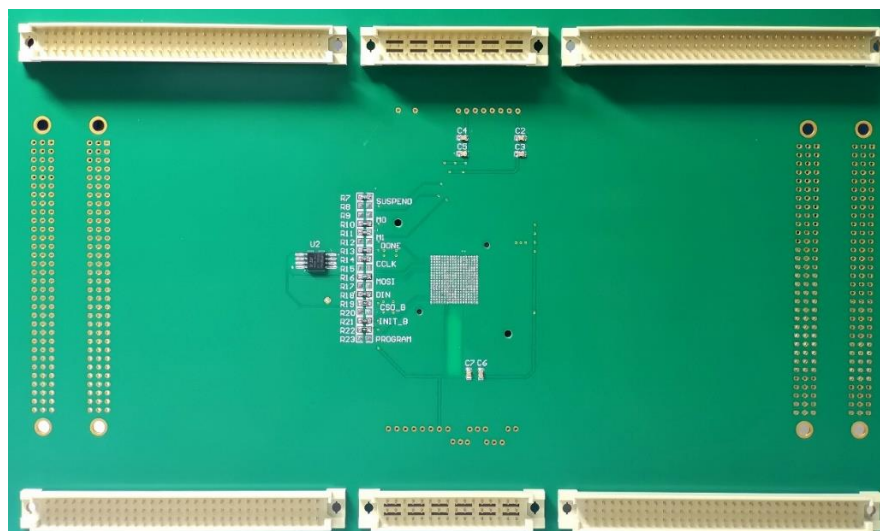
XA6SLX45-2CSG324 是 xilinx 公司生产的 Automotive Spartan6 系列的产品。XA6SLX45 是产品的名称，-2 代表芯片的速度等级，CSG324 代表芯片的封装。内部含有丰富的可编程资源，主要包含以下几部分：

1. 可用 I/O 共 218 个；
2. CLB(Configurable Logic Blocks)共 3411 个；
3. 内置 DSP48A1 共 58 个；
4. Block ram 共 2088Kb；

每个 CLB 包含两个 slices，每个 slices 切片包含 LUTs（查找表）4 个，flip-flops（触发器）8 个。CLBs 为该芯片的最主要的资源之一，是测试的重点部分。下图为 XA6SLX45-2CSG324 专用适配器：



ISE 软件编写的程序通过标准 JTAG 接口电路将程序下载至 XA6SLX45-2CSG324 芯片内，XA6SLX45-2CSG324 通过 SPI 接口将程序下载并保存至 M25P32（FLASH）中。每次断电重新上电时 M25P32 中的程序将自动加载至 XA6SLX45-2CSG324 芯片内。



对 XA6SLX45-2CSG324 型号芯片的测试过程可以理解为最大限度的调用该芯片内部的资源，通过可编辑的连接把 FPGA 内部的逻辑块连接起来，将其整合为一个庞大的可以实现某

种功能的逻辑电路。对 XA6SLX45-2CSG324 型号芯片的编程思路大体如下：

将预定的数据通过输入管脚存放至 Block RAM 中，通过 CLK，WE 等控制管脚将数据传输至 DSP48A1，将 DSP48A1 编程设置为加法器或乘法器，数据经过相加或相乘组成新的数据，新的数据传输至 slices 中，通过编程将 slices 中的 flip-flops（触发器）串联，并穿插一些 LUT 组成的与或非等逻辑门电路，新的数据在 slices 中经过一定数目的 CLK 后传输至 IO 口。通过计算，可将芯片的内部资源利用率达到 90%左右或更高。

STS6100 的每块通道板包含两个 site，每个 site 包含 32 个管脚，由于该信号芯片的管脚数较多，故需要最少 4 块通道板 256 管脚可实现对其所有管脚的覆盖测试。通过 STS6100 可以实现对其内部的逻辑功能、VOH、VOL、IIH、IIL 等参数进行测试。